

コンピュータ工学 講義プリント(6月5日)

・汎用ロジック IC、74 シリーズ

NOT、AND、OR、XOR、NAND、NOR などの基本ゲートや JK-FF や D-FF など、よく使われるデジタル回路を規格化し、各社から IC として販売されているものを汎用ロジック IC と呼ぶが、特に 74 シリーズという汎用ロジック IC が良く使われている。74 シリーズの汎用ロジック IC の型番は 74 から始まる 4~5 桁の数字で表される。代表的な 74 シリーズ IC の型番と機能を次の表に示す。

表 1、代表的な 74 シリーズ IC の型番と機能

型番	機能	型番	機能
7400	2 入力 NAND(4 回路入り)	7432	2 入力 OR(4 回路入り)
7402	2 入力 NOR(4 回路入り)	7473	JK-FF(2 回路入り)
7404	NOT(6 回路入り)	7474	D-FF(2 回路入り)
7408	2 入力 AND(4 回路入り)	7486	XOR(4 回路入り)

1960 年代にできた 74 シリーズの汎用ロジック IC は、後に、高速版、低消費電力版、高速・低消費電力版・CMOS 版など、バリエーションを増やした。各バリエーションにはアルファベット 1~3 文字の記号が割り当てられ、74 とその後に続く数字の間に、アルファベットの記号を挟む形で型番を表現する。例えば、7400 は 2 入力 NAND(4 回路入り)の IC であるが、その高速版(記号:H)の型番は 74H00 である。次の表に、74 シリーズのアルファベット記号の代表的なものを示す。

表 2、代表的な 74 シリーズのアルファベット記号

アルファベット記号	TTL/CMOS の区別	特徴
なし	TTL	標準 TTL
L	TTL	低消費電力
H	TTL	高速
S	TTL	ショットキー
LS	TTL	ローパワーショットキー
F	TTL	高速ショットキー
AS	TTL	アドバンストショットキー
ALS	TTL	アドバンストローパワーショットキー
HC	CMOS	LS と同程度の速度で低消費電力
HCT	CMOS	HC を TTL に接続できるように改良
AC	CMOS	HC の高速版
ACT	CMOS	AC を TTL に接続できるように改良
VHC	CMOS	HC の高速版、入力電圧拡大
LVX	CMOS	3.3V 専用
LCX	CMOS	3.3V 専用高速版
VCX	CMOS	2.0V 対応

・ TTL

最初に 74 シリーズの汎用ロジック IC が開発されたときは、デジタル回路は TTL(Transistor Transistor Logic)と呼ばれる回路構成を取っていた。

TTL は、NPN 型のバイポーラトランジスタを、抵抗やダイオードと組み合わせて作ったデジタル回路デバイスである。

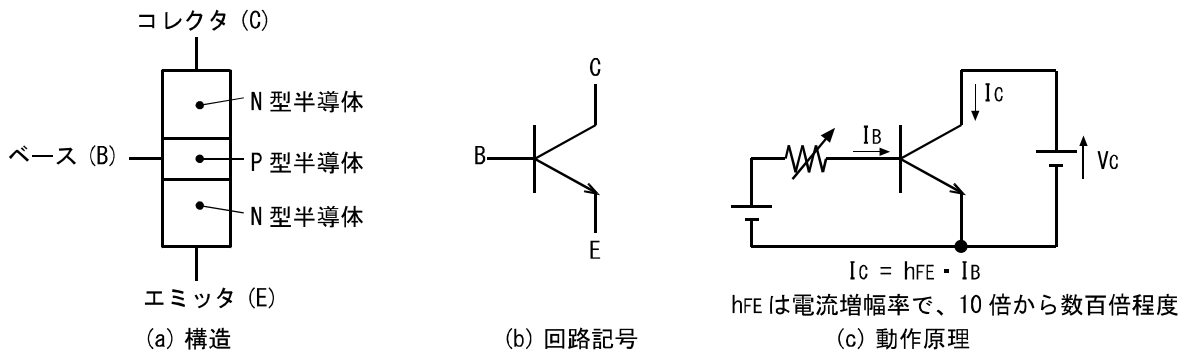


図 1、NPN 型バイポーラトランジスタ

NPN 型バイポーラトランジスタの構造、回路記号および動作原理図を図 1 に示す。図 1(c)において、トランジスタのコレクタ・ベース間に電圧 V_C を印加した状態で、ベース電流 I_B を流すと、コレクタ電流は、ほぼ I_B に比例して流れる。 $h_{FE}=I_C/I_B$ は電流増幅率とよばれ、 V_C によらずほぼ一定である。 h_{FE} はトランジスタにより、10 倍から数百倍程度の値となる。

この NPN 型バイポーラトランジスタの電流増幅作用を利用して論理演算を行うのが TTL である。

図 2 は、TTL による NAND 回路の回路図の例である。TTL は、電流増幅器であるバイポーラトランジスタを使っているため、原理上入力インピーダンスが大きくできず、その結果ファンアウト(後述)が大きくできない事や、後述する CMOS に比べて消費電力が大きいことから、現在ではだんだんと使われる機会が少なくなってきている。

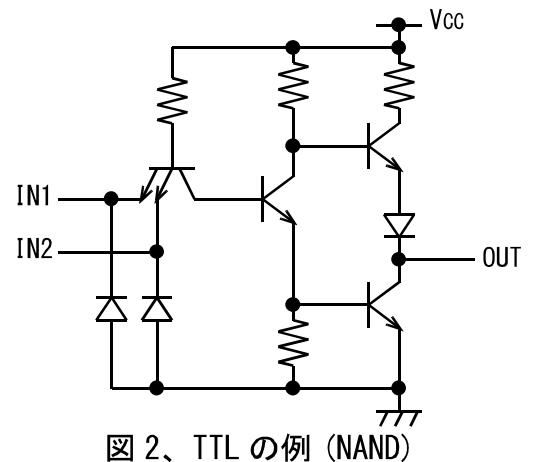


図 2、TTL の例 (NAND)

・ CMOS

一方で CMOS は、N チャンネルと P チャンネルの 2 種類の MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)を組み合わせて使うデジタル IC である。

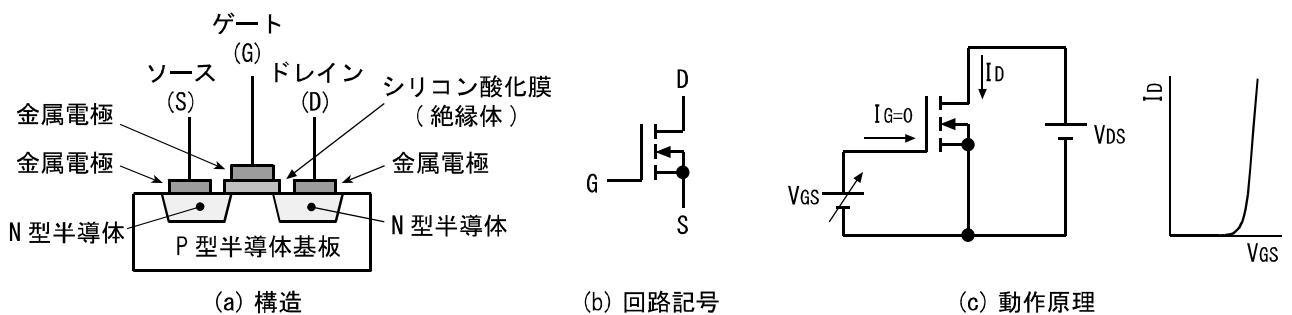


図 3、N チャンネル MOSFET

NチャンネルMOSFETの構造、回路記号および動作原理図を図3に示す。図3(c)において、MOSFETのドレイン・ソース間に電圧 V_{DS} を印加した状態で、ゲート・ソース間電圧 V_{GS} を徐々に上げていくと、最初はドレイン電流 I_D が0であるが、ある電圧を境に、 V_{GS} の増加に応じて I_D が増加するようになる。

またバイポーラトランジスタの場合と違い、 I_D が流れている状態でもゲート電流 I_G は0となる。これは、図3(a)を見ると分かるように、ゲート電極がシリコン酸化膜で絶縁されている事に起因する。また、ゲートに高い電圧をかけるとシリコン酸化膜が絶縁破壊するため、MOSFET(およびMOSFETを用いて作ったCMOS)は静電気に弱い。

MOSFETのドレイン・ソース間をスイッチとみなすと、 V_{GS} が小さく、 $I_D=0$ になっている領域はスイッチがOFFになっている状態で、 V_{GS} が大きく、 I_D がたくさん流れている領域はスイッチがONになっている状態と考えられる。MOSFETのこのような作用(スイッチングと呼ぶ)を利用して論理演算を行うのがCMOSである。

図4は、CMOSによるNAND回路の回路図の例である。この回路図を見ると分かるように、二つの入力端子(IN1とIN2)の信号は、全てMOSFETのゲートに入力されている。そのため、CMOS回路の入力電流は、無視できる程度に小さい。また、出力電圧をVCCに引き上げるためのPチャンネルMOSFET

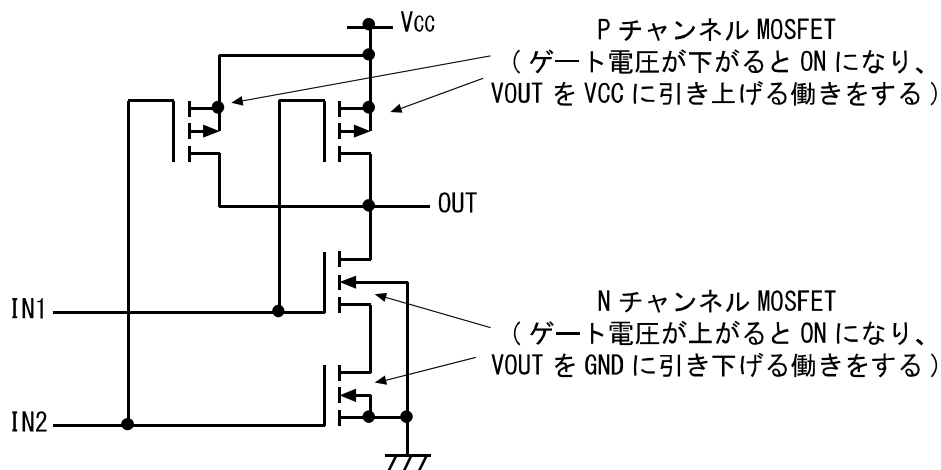


図4、CMOSの例(NAND)

か、出力電圧をGNDに引き下げるためのNチャンネルMOSFETのいずれかがOFFになるため、入力電圧が時間的に変化しないときの消費電流(静止消費電流)も、無視できる程度に小さい。

CMOSの汎用ロジックICはTTLの汎用ロジックICに数年遅れて登場したが、当初は動作速度が遅かった事や、当時普及していた74シリーズの汎用ロジックICとピンの互換性がなかった事、価格が高かった事などからそれほど普及しなかった。しかし、現在ではこれらの問題は全て解決され、TTLは74シリーズのCMOSと、どんどん置き換えられており、TTLが使用される事はまれになった。

・信号レベル

デジタル回路で扱う論理0および論理1に対応する電圧の範囲を信号レベルと呼ぶ。

例えば電源電圧が5Vのデジタル回路の場合、原理的には5Vの電圧を論理1に、0Vの電圧を論理0にそれぞれ対応させる訳であるが、実際の出力信号電圧は、デジタル回路の出力段トランジスタの負荷ドライブ能力と、負荷電流との対応で決まり、必ずしもちょうど5Vまたは0Vが出力される訳ではない。また、信号が配線を伝播する過程でノイズが乗ってしまい、入力電圧は、出力電圧にノイズが加算されたものになってしまう。そのため、論理0および1は、特定の電圧に対応していると考えるのは無理があり、ある範囲の電圧に対応していると考えるべきである。

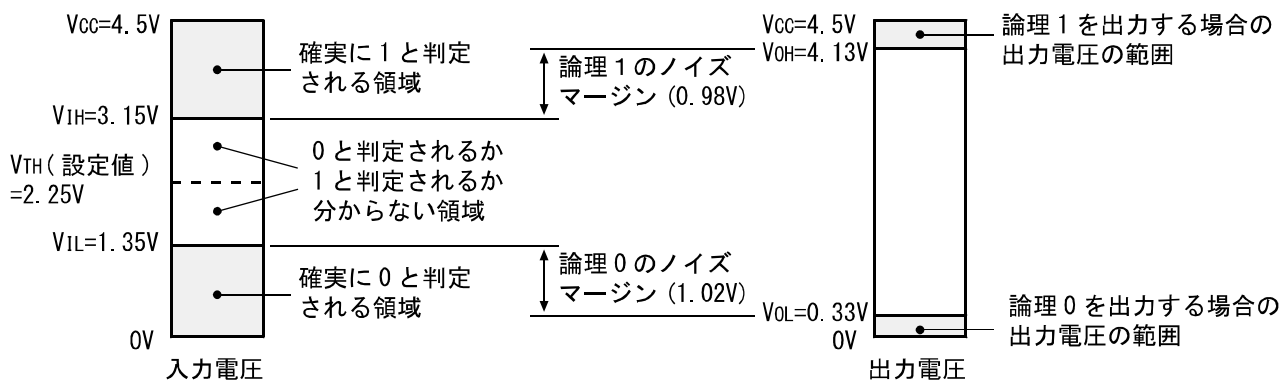
スレッシュホールド電圧(または閾値電圧)は、論理1とみなすか論理0とみなすかの境目の入力電圧である。CMOSの汎用ロジックICでは、通常電源電圧の1/2に設定されている。例えば、電源電圧 V_{CC} が4.5Vなら、スレッシュホールド電圧 V_{th} の設定値は2.25Vとなる。ただし、入力段のトランジスタの特性に個体差があることから、スレッシュホールド電圧は、ある程度の範囲でばらついてしまう。そこで、どの個体でも確実に

に 0 として認識される最大入力電圧 V_{IL} と、確実に 1 として認識される最小入力電圧 V_{IH} が規定されている。CMOS の 74HC00 の場合、電源電圧が 4.5V で、気温-40~85°C の条件では $V_{IL}=1.35V$ 、 $V_{IH}=3.15V$ となっている。

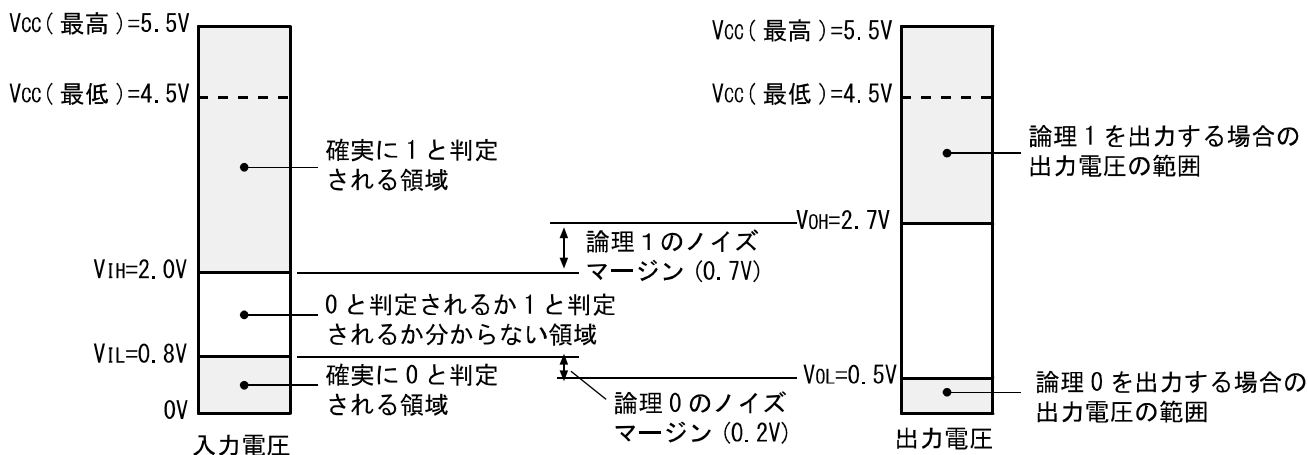
出力電圧に関しては、論理 0 を出力する際の最高出力電圧 V_{OL} と論理 1 を出力する際の最低出力電圧 V_{OH} が規定されている。74HC00 の場合は、電源電圧 4.5V、気温-40~85°C、負荷電流(出力電流)4mA の場合、 $V_{OL}=0.33V$ 、 $V_{OH}=4.13V$ である。

TTL の 74LS00 の場合電源電圧 4.5V~5.5V、気温 0~70°C において、 $V_{IL}=0.8V$ 、 $V_{IH}=2.0V$ 、 $V_{OL}=0.5V$ (20mA 負荷時)、 $V_{OH}=2.7V$ (1mA 負荷時)である。

以上の様子を図示したのが図 5 である。なお、CMOS の例として 74HC00 を挙げたが、CMOS ならば、他の型番の IC でも、おおむね 74HC00 と同じ信号レベルになる。同様に、TTL の例として 74LS00 を挙げたが、TTL ならば、他の型番の IC でもおおむね 74LS00 と同じ信号レベルとなる。



(a) 電源電圧が 4.5V の場合の 74HC00 (CMOS) の信号レベル



(b) 74LS00 (TTL) の信号レベル

図 5、CMOS と TTL の信号レベルの違い

図 5(a)に示した CMOS の信号レベルでは、 V_{IH} は V_{OH} より 0.98V 低い。すなわち、論理 1 を別の CMOS IC に伝える際には、振幅が 0.98V 以下なら、ノイズが加わっても、論理が反転することなく正しく伝わる事を意味する。このノイズ振幅の許容値をノイズマージンという。論理 0 を伝える際のノイズマージンは V_{IL} から V_{OL} を引いた 1.02V となる。

図 5(b)より、TTL のノイズマージンを計算すると、論理 1 の場合が 0.7V、論理 0 の場合が 0.2V となっており、CMOS の場合より小さな値になっている事が分かる。つまり TTL は CMOS よりもノイズに弱い。

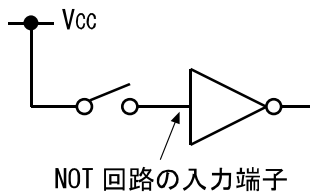
・プルアップ抵抗とプルダウン抵抗

図 6 の様に、CMOS のデジタル回路の入力信号の論理を、スイッチで切り替える場合を考える。

図 6(a)の様に、入力端子と電源(Vcc)の間にスイッチをつないただけでは、正常に動作しない。スイッチが ON の場合は入力電圧が Vcc となり論理 1 と判定されるが、スイッチが OFF の場合は、入力端子がどこにも繋がっていないため、入力電圧が定まらず、論理 1 と判定されるか論理 0 と判定されるか不定となる。

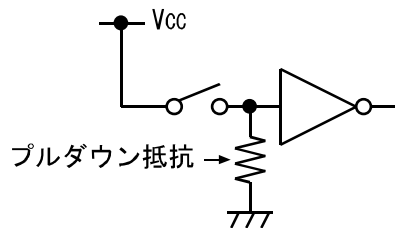
スイッチが OFF の時に、確実に論理 0 と判定されるようにするには、図 6(b)の様に、入力端子と GND の間に抵抗を入れる。この様に、入力端子に接続される信号がない場合に、論理を 0 に確定するための抵抗をプルダウン抵抗という。

図 6(c)の様な配線にすれば、図 6(b)とは逆に、スイッチが ON の場合は論理 0 と判定され、スイッチが OFF の場合は論理 1 と判定されるようにもできる。この回路で、スイッチが OFF の時に、確実に論理が 1 と判定されるように、Vcc と入力端子の間に抵抗を入れているが、この様な抵抗をプルアップ抵抗という。



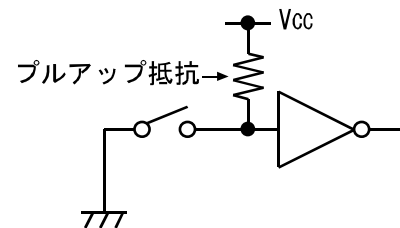
(a) 正しくない例

スイッチが ON の時に NOT 回路の入力が 1、スイッチが OFF の時に入力が 0 になるようにしたかったが、スイッチが OFF の時の入力信号の論理が確定しない。



(b) 正しい例

(a) の回路にプルダウン抵抗を追加し、スイッチが OFF の時に入力信号の論理を 0 に確定した。



(c) スwitchを ON にすると入力信号の論理が 0 になる例

スイッチを GND に接続し、スイッチが ON になった時に入力信号の論理が 0 になる様にした。この場合は、スイッチが OFF の時の入力信号の論理を 1 に確定するために、プルアップ抵抗が必要となる。

図 6、スイッチによる入力信号の論理の切り替え

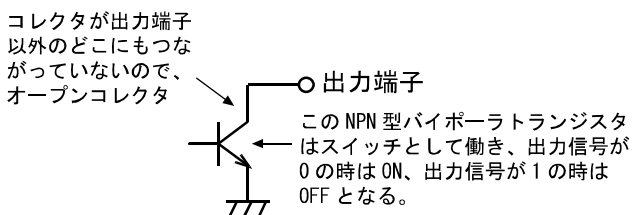
図 6 の様なスイッチを使った回路に限らず、CMOS の場合は、入力端子がどこにも繋がらない状態にならないようにする必要がある。未使用の端子は、プルアップ抵抗やプルダウン抵抗を使ったり、入力を直接 Vcc や GND につないだりして、論理を確定する必要がある。

なお、TTL の場合は、入力端子にプルアップ抵抗が内蔵されているので、どこにもつながっていない入力端子は 1 が入力されたものと判定される。

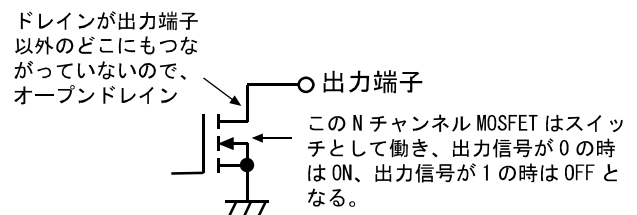
・オープンコレクタ出力とオープンドレイン出力

汎用ロジック IC で、オープンコレクタ出力(TTL の場合)やオープンドレイン出力(CMOS の場合)と呼ばれるものがある。(図 7 参照)

通常の汎用ロジック IC は、出力信号の論理が 0 の場合は、低い電圧を出力し、出力信号の論理が 1 の場



(a) オープンコレクタ出力 (TTL)



(b) オープンドレイン出力 (CMOS)

図 7、オープンコレクタ出力とオープンドレイン出力

合は高い電圧を出力する。一方で、オープンコレクタ出力やオープンドレイン出力の IC は、出力信号の論理が 0 の場合は普通の汎用ロジック IC と同様に低い電圧を出力するが、出力信号の論理が 1 の場合は出力端子がどこにもつながっていない状態(ハイインピーダンス状態)になる。

オープンコレクタ出力の IC の出力信号を他の汎用ロジック IC に入力するには、図 8(a)の様にプルアップ抵抗を入れて、論理 1 の時の電圧を VCC に引き上げる必要がある。

また、図 8(b)の様に、複数のオープンコレクタ出力の IC の出力信号を、1つのプルアップ抵抗につなぐと、全てのオープンコレクタ出力 IC が 1 を出力した時のみ、電圧が VCC となり、プルアップ抵抗と配線だけで AND 回路が形成できる。これをワイアード AND と呼ぶ。

図 8 の説明は、オープンドレイン出力の IC についても当てはまる。

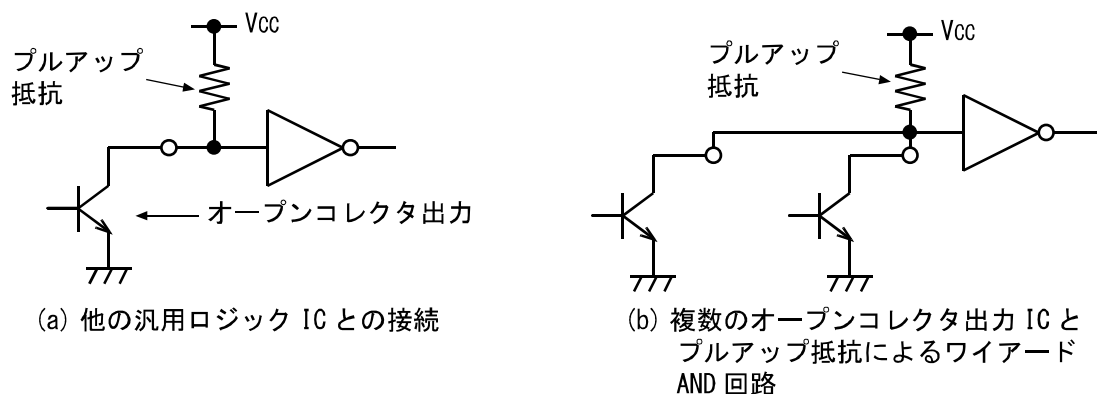


図 8、オープンコレクタ出力 IC の利用方法の例

・ファンアウト

IC が論理 0 を出力する場合、接続先の入力ピンから出力ピンに向けて電流が流れ込み、論理 1 を出力する場合、それとは逆向きの電流が流れる。出力ピンには流してよい電流の制限があるために、接続できる入力ピンの数には限界がある。1 本の出力ピンに接続できる入力ピンの最大数をファンアウト(fan out)という。

CMOS の場合は、入力ピンのインピーダンスが高く、入力ピンに流れる電流は無視できるほど小さい(0.1 μ A 程度)。そのため、動作周波数が低い場合は、ファンアウトはほぼ無制限に取れる。しかしながら、CMOS 回路の入力端子には数 pF の静電容量があり、これを充電するための電流が動作速度を制限してしまう。高速に動作させる場合は、ファンアウトを 50 程度として回路を設計する必要がある。

TTL の場合は、入力ピンに流れる電流が 400 μ A 程度と無視できず、ファンアウトは 20 程度となる。

レポート課題

問題 1～問題 7 の内、好きな 1 問を選び、A4 のレポート用紙に解答を書いて提出せよ。6 月 19 日の授業の最後に回収する。

【問題 1】

- (1) マイクロコントローラ(ワンチップマイコン)とマイクロプロセッサの違いを説明せよ。
- (2) マイクロコントローラとマイクロプロセッサのそれぞれについて、製造している会社と、代表的な製品名を調べよ。(マイクロコントローラ、マイクロプロセッサ共に 2 社以上)

【問題 2】

- (1) 10 進数の 13 を 5 桁の 2 進数で表せ。単に答えを書くだけでなく、変換の経過も書くこと。(以下の問題も同様に、答えを求めた過程を書くこと)
- (2) 10 進数の 11 を 5 桁の 2 進数で表せ。
- (3) (1)の問題の答えから、(2)の問題の答えを筆算で引いて、答えを 5 桁の 2 進数で求めよ。
- (4) 10 進数の -11 を 2 の補数表現を用いて 5 桁の 2 進数で表せ。
- (5) (1)の問題の答えと(4)の答えを筆算で足し、答えを 5 桁の 2 進数で求めよ。(6 桁目への繰り上がりは無視する)また、求めた 5 桁の 2 進数が(3)の問題の答えと一致する事を確認し、その理由を考察せよ。
- (6) 10 進数の 12345 を 16 進数で表せ。また、1234H を 2 進数と 10 進数で表せ。

【問題 3】

3 つの入力端子 a、b、および c と、1 つの出力端子 d がある、組み合わせ回路を考える。この回路のブール式が $d = \bar{a} \cdot b \cdot c + a \cdot b \cdot \bar{c} + a \cdot \bar{b} \cdot c$ (これを式(1)とする)であるとき、次の質問に答えよ。

- (1) この組み合わせ回路の真理値表とカルノー図を書け。
- (2) (1)の問題で書いたカルノー図を用いて、式(1)を簡略化せよ。
- (3) 式(1)を、5 月 1 日に配布したプリントの表 1 の公式を用いて簡略化し、(2)の問題でカルノー図を用いて簡略化した式と同じ式が得られる事を示せ。
- (4) (2)および(3)の問題で求めた簡略化したブール式を元に、組み合わせ回路の回路図を書け。ただし、使ってよいゲート回路は NOT 回路、AND 回路、OR 回路のみとする。

【問題 4】

- (1) 4 桁の 2 進数を入力すると、その数の 1 の補数を入力する回路を、ゲート回路を用いて作れ。
- (2) (1)の問題で作った回路の出力に、1 を加算する回路を接続し、入力した 4 桁の 2 進数の、2 の補数を入力する回路を作れ。ただし、1 を加算する回路は、半加算器 4 つを使って作る事。
- (3) (1)の問題で作った回路と、全加算器 4 つを組み合わせ、4 桁の 2 進数を 2 つ入力すると、それらの差を入力する減算回路を作れ。

【問題 5】

キャリールックアヘッド型の加算回路の構造について説明し、リップルキャリー型の加算器に比べて高速に演算できる理由を考察せよ。

【問題 6】

ポジティブエッジ型のフリップフロップについて、次の問題に答えよ。

- (1) D フリップフロップ 1 個を用いて、T フリップフロップを作れ。
- (2) JK フリップフロップ 1 個と NOT 回路 1 個を用いて、D フリップフロップを作れ。
- (3) T フリップフロップは入力クロック信号の $1/2$ の周波数の信号を出力する性質がある。この性質を利用して、T フリップフロップ 4 つを用いて、入力クロック信号の $1/16$ の周波数の信号を出力する回路を作れ。

【問題 7】

- (1) TTL と CMOS の特性の違いを述べよ。また、現在では TTL があまり使われなくなった理由について考察せよ。
- (2) インターネット上の電子部品屋(例えばマルツパーツ館 WebShop)において、取り扱っている 74 シリーズの汎用ロジック IC の内、おおよそ何%が TTL で、おおよそ何%が CMOS かを調べて報告せよ。
- (3) TTL の出力を CMOS の入力に接続すると、正常に信号が伝わらない。この理由を、信号レベルの観点から説明せよ。